

國立台灣大學技術行銷表

台大案號: _____ (由產學組填寫)

產學合作中心聯絡人:

電話:

e-mail:

產品/技術名稱	適用於任意校驗矩陣之可即時程式的半循環低密度奇偶校驗解碼器晶片設計
發明人/單位	施信毓,吳安宇/電子所
產品/技術說明	<p>對於低密度奇偶校驗解碼器的研究，除了現今文獻上，許多架構設計只能提供有限多模式(multi-mode)的解碼，而我們希望讓使用者自行定義校驗矩陣(parity check matrix)，並達到即時下載(real-time download)解碼校驗矩陣的功能，如此，面對未來具可適性通道(channel-adaptive)的通訊系統，能提供即時動態調整編碼的空間，不僅可以調整不同的編碼長度(codeword length)和碼率(code rate)，更可以讓使用者任意決定解碼校驗矩陣內的 0 與 1 的位置。亦即提供可程式的硬體架構設計，讓系統或使用者更有彈性去選擇解碼矩陣，達到解碼之最大效能。</p> <p>為了支援非特定半循環低密度奇偶校驗編碼(QC-LDPC)之校驗矩陣，我們提出了可程式(programmable)的硬體架構設計，並且提出三種設計技巧，包含分群式比較方式、可適性字長分配和高效率提早結束解碼機制。因此，為了驗證我所提出的設計概念，我們設計了一顆離型晶片(prototyping chip)，可以讓使用者即時決定解碼器運作的校驗矩陣，並支援 23 種不同的碼率，以及不同的資料位元和解碼長度，可提供最大編碼長度為 1536 bits。本作品利用 TSMC 0.13um CMOS 製程來實現硬體，並透過國家晶片系統中心(CIC)進行晶片下線。解碼器晶片面積只為 4.94mm²，而量測最高操作頻率為 125MHz，所消耗的平均功率為 58mW。總而言之，本晶片具有下列各項特點：(1)即時可程式性、(2)增加晶片執行速度、(3)提升解碼效能、(4)減少解碼所需時間、(5)縮小整體晶片面積和(6)降低功率和能量消耗。</p>
應用範圍	下一代具可適性通道之任意通訊系統，如 Cognitive Radio (CR), Software-Defined Radio (SDR)等通訊系統

<p>產品/技術優勢</p>	<ol style="list-style-type: none"> 1. <u>即時可程式性</u>：讓使用者自行定義校驗矩陣，包含解碼長度和碼率的選擇，以及任意決定解碼矩陣內的 0 與 1 的位置，即可以達到即時下載解碼校驗矩陣的功能。 2. <u>增加晶片執行速度</u>：在主要運算單元中，利用分群式比較方式以簡短主要路徑運算的時間(critical-path timing computation)。 3. <u>提升解碼效能</u>：在達到相同的錯誤率(bit error rate, BER)情形下，利用較小信噪比(signal-to-noise ratio, SNR)之發射功率來傳遞訊息，以獲取解碼增益(coding gain)。 4. <u>減少解碼所需時間</u>：利用高效率提早結束解碼機制，以節省解碼之總運算時間長度(decoding latency)。 5. <u>縮小整體晶片面積 & 降低功率和能量消耗</u>
<p>市場潛力</p>	<p>面對未來具可適性通道的通訊系統(如 CR, SDR 通訊系統)，系統或使用者需要更有彈性的解碼矩陣，去適應並克服外界環境的劇烈變化，因而此技術可以提供即時動態調整編碼的空間，不僅可以調整不同的解碼長度和碼率，更可以讓使用者任意決定解碼矩陣內的 0 與 1 的位置。亦即提供可程式的硬體架構設計，讓系統或使用者更有彈性去選擇解碼矩陣，達到解碼之最大效能。</p>
<p>產品/技術 智財權保護方式</p>	

Marketing Abstract of NTU's Invention Disclosure

NTU's docket no: _____ (由技轉室填寫)

TTO contact :

Tel :

e-mail :

Title	A Real-Time Programmable LDPC Decoder Chip for Arbitrary QC-Based LDPC Parity Check Matrices
Inventor (s)	Xin-Yu Shih and An-Yeu (Andy) Wu
Brief Description	For the applications of next-generation channel-adaptive communication systems, a real-time programmable multi-rate LDPC decoder architecture is proposed with three newly developed design techniques: divided-group comparison (DGC), adaptive wordlength assignment (AWA), and efficient early termination scheme (EETS). The LDPC decoder hardware architecture can be programmed to support arbitrary QC-LDPC parity check matrices. In addition to selecting different information bits, codeword lengths, and variable code rates, the users can determine various locations of 1's based on QC-LDPC properties. The prototyping LDPC decoder chip using TSMC 0.13um CMOS technology, which demonstrates up to 23 code rates with a maximum block size of 1536 bits, only occupies 4.94 mm ² die area, operates at 125 MHz, and dissipates 58 mW power at 1.2V supply.
Fields of Application	Next-generation channel-adaptive communication systems, such as Cognitive Radio (CR), Software-Defined Radio (SDR), and so on.
Advantages	<ol style="list-style-type: none"> 1. Real-time programmability with adjustable codeword lengths, various code rates, and parity check matrix selections. 2. Critical-path shortening. 3. Decoding performance improvement. 4. Latency-saving. 5. Low area cost & low power/energy dissipation.

<p>Market Potential</p>	<p>For the applications of next-generation channel-adaptive communication systems, it is desired to develop a LDPC decoder chip to support real-time programmability. The hardware architecture of the real-time programmable multi-rate LDPC decoder chip is proposed to download arbitrary Quasi-Cyclic LDPC (QC-LDPC) parity check matrices. For example, in the short-distance transmission or less-noise channel conditions, the chip can be programmed with shorter codeword lengths or higher code rates. On the contrary, in the long-distance transmission or noisy channel conditions, the chip can be programmed with larger codeword lengths or lower code rates. Even the LDPC codec can be programmed to suitably deal with the channel noise conditions, such as adjusting the location of <i>1</i>'s and <i>0</i>'s in the parity check matrix.</p>
<p>IP Right(s)</p>	<p style="text-align: right;">(由技轉室填寫)</p>