

【11】證書號數：I319211

【45】公告日：中華民國 99 (2010) 年 01 月 01 日

【51】Int. Cl. : H01L21/336 (2006.01)

發明

全 7 頁

【54】名稱：利用應變技術改變薄膜電晶體遷移率之方法

MOBILITY ENHANCEMENT OF THIN FILM TRANSISTOR BY STRAIN TECHNOLOGY

【21】申請案號：095146778

【22】申請日：中華民國 95 (2006) 年 12 月 13 日

【11】公開編號：200826202

【43】公開日期：中華民國 97 (2008) 年 06 月 16 日

【72】發明人：黃靖方 (TW) HUANG, CHING FANG；劉志祥 (TW) LIU, CHEE ZXIANG；劉致為 (TW) LIU, CHEE WEE

【71】申請人：國立台灣大學

NATIONAL TAIWAN UNIVERSITY

臺北市大安區羅斯福路 4 段 1 號

【74】代理人：蔡清福

【56】參考文獻：

TW 367545

TW I237397

US 7052964B2

[57]申請專利範圍

1. 一種受應變力以改變一薄膜電晶體之元件特性及操作速度之方法，其步驟包含：(a)提供一基板；(b)於該基板上成長該薄膜電晶體；以及(c)形成一引起該薄膜電晶體通道上之應變力之壓力源。
2. 如申請專利範圍第 1 項所述之方法，其中該基板係為玻璃基板、塑膠基板、可彎曲 (flexible) 基板、或任何聚合物材質基板。
3. 如申請專利範圍第 1 項所述之方法，其中該基板可為任意尺寸及形狀。
4. 如申請專利範圍第 1 項所述之方法，其中該基板之厚度係為 200 微米至 5000 微米。
5. 如申請專利範圍第 1 項所述之方法，其中該薄膜電晶體係為非晶矽 (amorphous Si) 薄膜電晶體或低溫複晶矽 (LTPS) 薄膜電晶體。
6. 如申請專利範圍第 1 項所述之方法，其中該薄膜電晶體之源極、閘極、及汲極係為任意功函數之金屬、複晶矽或金屬矽化合物。
7. 如申請專利範圍第 1 項所述之方法，其中該薄膜電晶體之氧化層厚度係為 1 奈米至 500 奈米。
8. 如申請專利範圍第 1 項所述之方法，其中該薄膜電晶體之氧化層材料係為一層或多層氧化層之組合。
9. 如申請專利範圍第 1 項所述之方法，其中該薄膜電晶體之通道長度及通道寬度係為任意尺寸。
10. 如申請專利範圍第 1 項所述之方法，其中該薄膜電晶體係為 N 型 (N-type) 薄膜電晶體或 P 型 (P-type) 薄膜電晶體。
11. 如申請專利範圍第 1 項所述之方法，其中該薄膜電晶體在施力方向為雙軸向應力時，電流流動方向係為任意方向。

(2)

12. 如申請專利範圍第 1 項所述之方法，其中該薄膜電晶體在施力方向為平行通道之單軸向應力時，電流流動方向與應變力方向呈平行關係(夾角為 0 度)。
13. 如申請專利範圍第 1 項所述之方法，其中該薄膜電晶體在施力方向為垂直通道之單軸向應力時，電流流動方向與應變力方向呈垂直關係(夾角為 90 度)。
14. 如申請專利範圍第 1 項所述之方法，其中該薄膜電晶體在施力方向為單軸向應力時，電流流動方向與應變力方向之夾角係為任意角度。
15. 如申請專利範圍第 1 項所述之方法，其中該應變力係為雙軸向(biaxial)應力或單軸向(uniaxial)應力。
16. 如申請專利範圍第 1 項所述之方法，其中該應變力係為拉伸應力(tensile stress)或壓縮應力(compressive stress)。
17. 如申請專利範圍第 1 項所述之方法，其中該壓力源係為淺溝渠隔離填充物(shallow trench isolation)、高拉伸/壓縮應力氮化層(high tensile/compressive stress silicon nitride layer)、外加機械力(external mechanical strain)、島型結構(island structure)、金屬矽化合物或氫離子佈植。
18. 一種受應變力以改變一薄膜電晶體之元件特性及操作速度之方法，其步驟包含：提供一基板；於即將形成該薄膜電晶體處，形成一引起應變力之壓力源；以及於該基板上成長該薄膜電晶體。
19. 如申請專利範圍第 18 項所述之方法，其中該基板係為玻璃基板、塑膠基板、可彎曲基板、或任何聚合物材質基板。
20. 如申請專利範圍第 18 項所述之方法，其中該基板係為任意尺寸及形狀。
21. 如申請專利範圍第 18 項所述之方法，其中該基板之厚度係為 200 微米至 5000 微米。
22. 如申請專利範圍第 18 項所述之方法，其中該薄膜電晶體係為非晶矽薄膜電晶體或低溫複晶矽薄膜電晶體。
23. 如申請專利範圍第 18 項所述之方法，其中該薄膜電晶體之源極、閘極、及汲極係為任意功函數之金屬、複晶矽或金屬矽化合物。
24. 如申請專利範圍第 18 項所述之方法，其中該薄膜電晶體之氧化層厚度係為 1 奈米至 500 奈米。
25. 如申請專利範圍第 18 項所述之方法，其中該薄膜電晶體之氧化層材料係為一層或多層氧化層之組合。

圖式簡單說明

第一圖：其係薄膜電晶體受水平應變力之示意圖。

第二圖：其係薄膜電晶體受垂直應變力之示意圖。

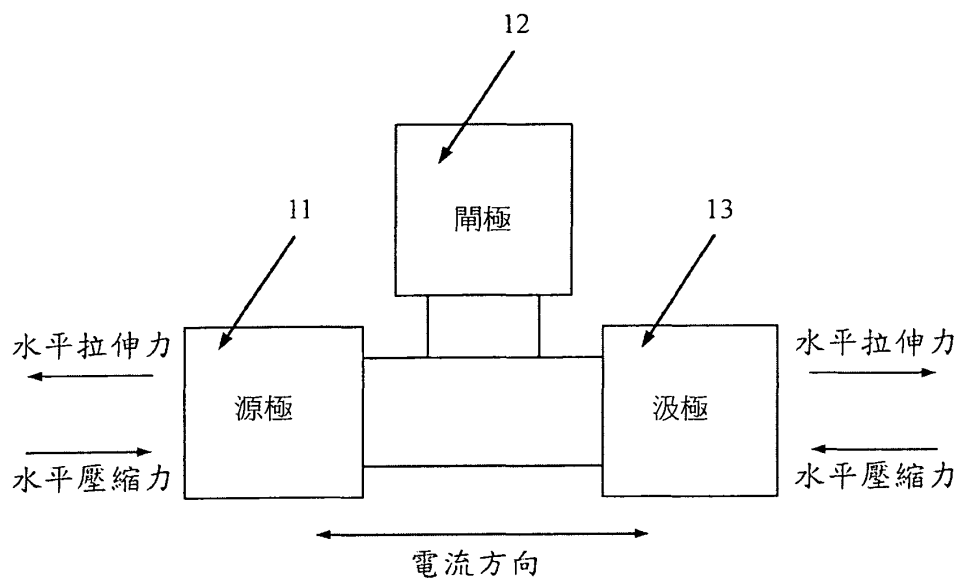
第三圖：其係薄膜電晶體之側面結構圖。

第四圖：其係本案方法之示意圖，係將薄膜電晶體固定並施加壓力源以產生應變。

第五圖：其係使用本案方法之 N 型低溫複晶矽薄膜電晶體在受到外加拉伸機械應變力時之輸出電流-電壓變化圖。

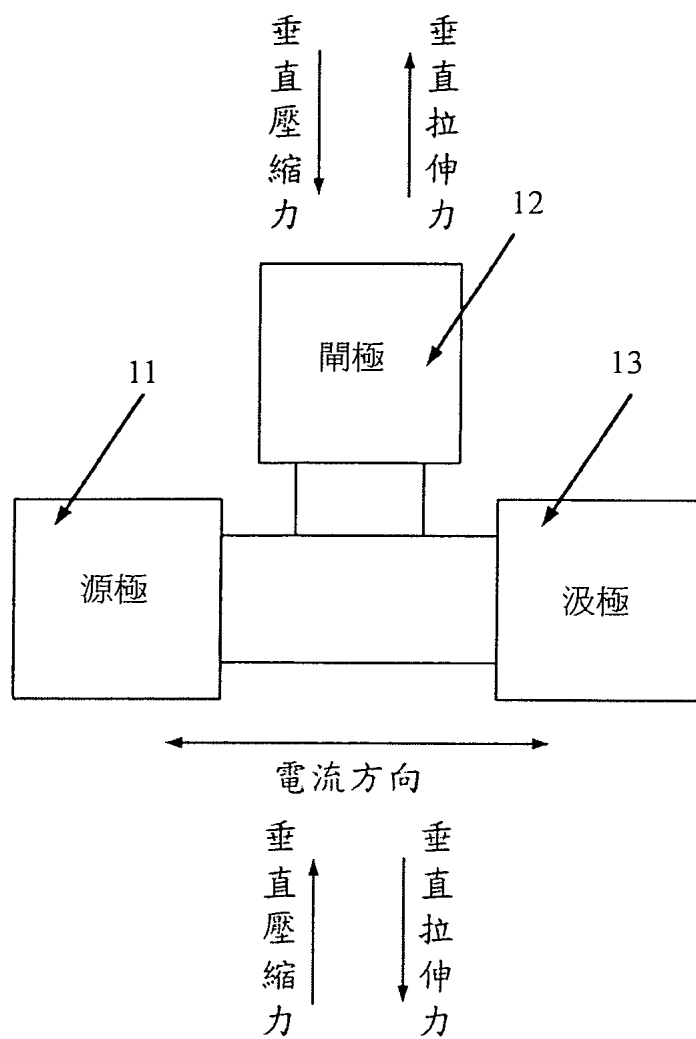
第六圖：其係使用本案方法之 N 型低溫複晶矽薄膜電晶體在受到單軸向(水平、垂直)以及雙軸向外加拉伸機械應變力時之電流變化圖。

(3)



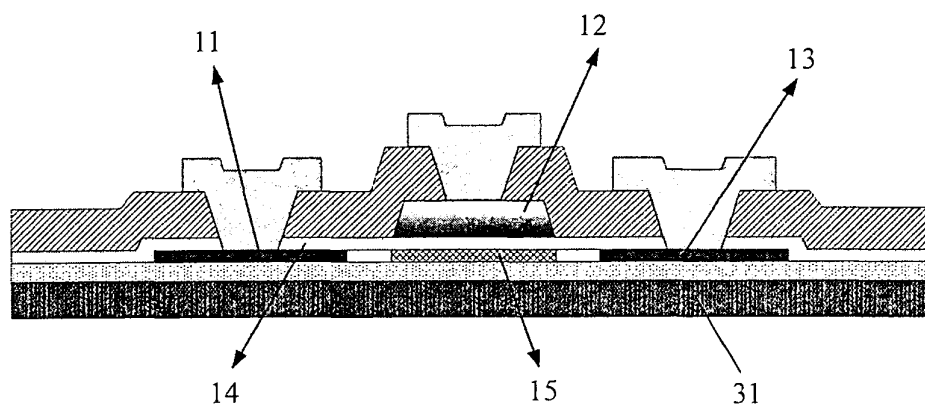
第一圖

(4)

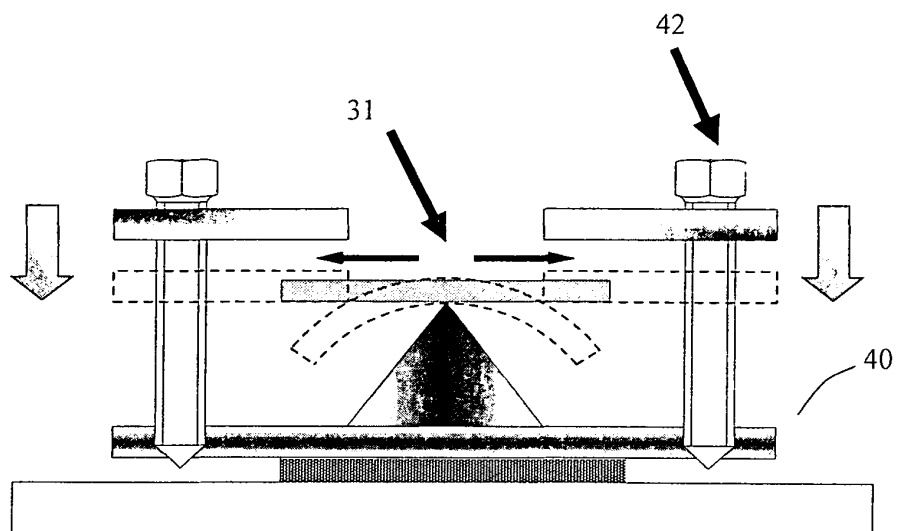


第二圖

(5)

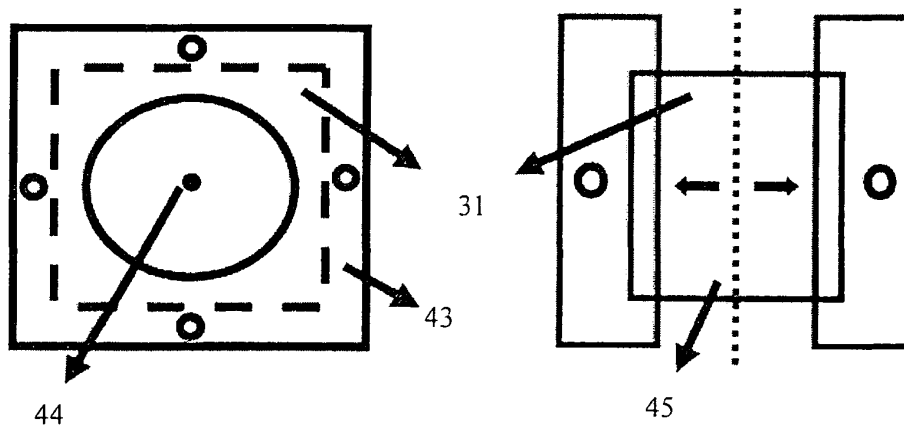


第三圖



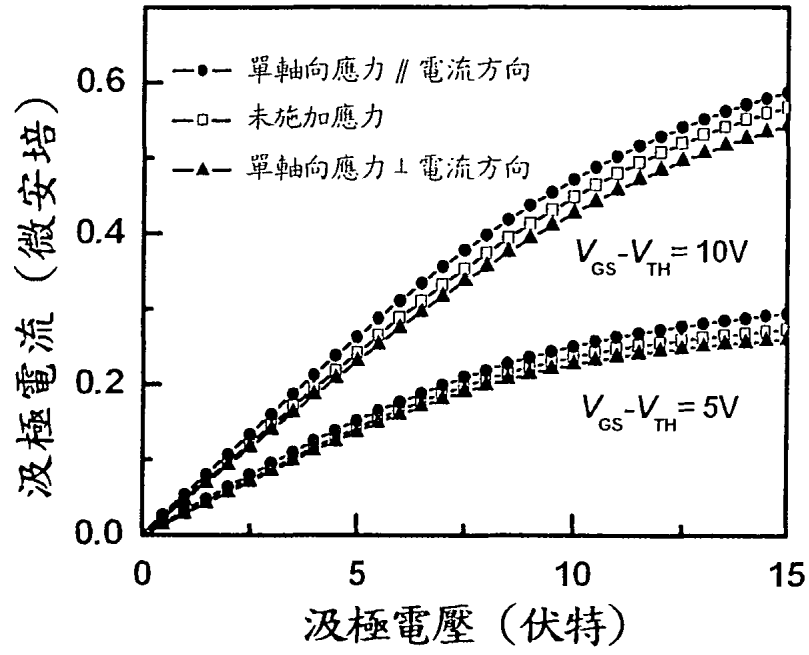
雙軸向應力

單軸向應力



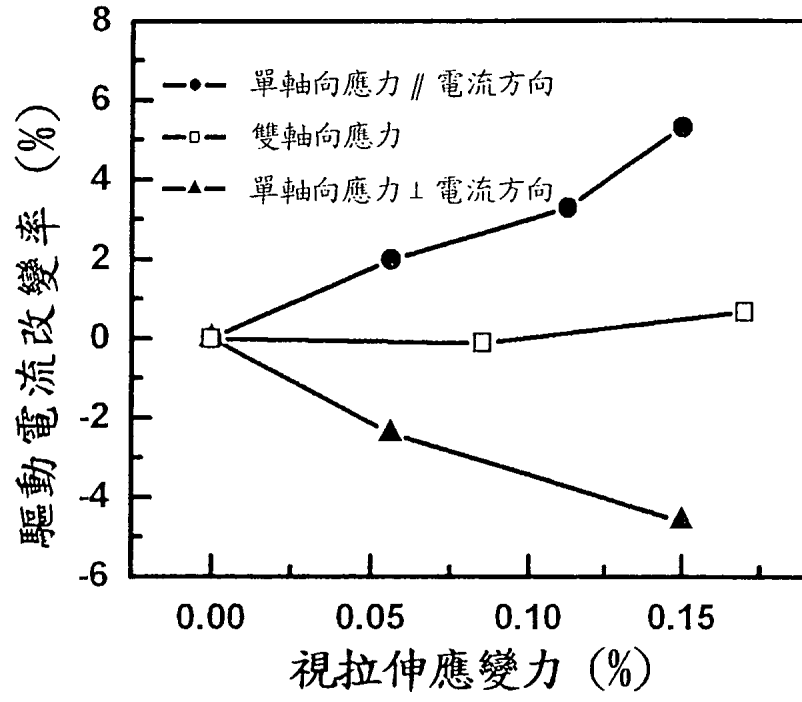
第四圖

(6)



第五圖

(7)



第六圖

