

【11】證書號數： I237397

【45】公告日： 中華民國 94 (2005) 年 08 月 01 日

【51】Int. Cl.⁷: H01L29/84

發明

全 11 頁

【54】名稱： 利用機械應變矽增加積體電路或元件速度的方法

A METHOD UTILIZING MECHANICALLY STRAINED SILICON TO ENHANCE INTERGRATED CIRCUITS (IC) OR DEVICES SPEED

【21】申請案號： 093119774

【22】申請日期： 中華民國 93 (2004) 年06 月 30 日

【72】發明人：

余承曄

YU, CHENG YE H

詹孫戎

張書通

劉致為

LIU, CHEEWEE

【71】申請人：

國立台灣大學

臺北市大安區羅斯福路4段1號

NATIONAL TAIWAN UNIVERSITY

【74】代理人：蔡清福 先生

1

2

[57]申請專利範圍：

1.一種利用將基板應力應變以增加積體電路或元件速度的方法，包含以下步驟：

- (a)提供一基板；
- (b)固定該基板的邊界；
- (c)於該基板上施予一應力；以及
- (d)該基板受該應力而產生應變。

2.如申請專利範圍第1項所述之方法，其中該基板係選自單晶矽、多晶矽、非晶矽、鍺化矽、以及其他第

三、四、五族元素之元素或化合物，以提供能承受應變之半導體基板或絕緣體基板。

3.如申請專利範圍第1項所述之方法，其中該基板係選自絕緣矽基板(SOI)以及絕緣矽鍺基板(SGOI)其中之一。

4.如申請專利範圍第1項所述之方法，其中該基板係選自原始基板以及經過加工的基板其中之一。

- 5.如申請專利範圍第1項所述之方法，其中該基板係為方形。
- 6.如申請專利範圍第5項所述之方法，其中對該方形基板施予應力的方式係為於該方形基板的對稱軸上，以橫桿沿著對稱軸自該方形基板的底部向上頂撐，以使該方形基板得到對稱應變。
- 7.如申請專利範圍第5項所述之方法，其中對該方形基板施予應力的方式係為於該方形基板的對稱軸上，以二點以上的施力點由該方形基板的底部向上頂撐，以使該方形基板得到對稱應變。
- 8.如申請專利範圍第1項所述之方法，其中該基板係為與其他基板或薄膜進行黏合或鍵結之複合基板。
- 9.如申請專利範圍第8項所述之方法，其中該複合基板於應變前可施予研磨、蝕刻、以及分裂以改變該複合基板的厚度。
- 10.如申請專利範圍第1項所述之方法，其中該應力係為拉伸應力以及壓縮應力其中之一。
- 11.如申請專利範圍第1項所述之方法，其係藉由一組模具器材完成。
- 12.如申請專利範圍第11項所述之方法，其中該組模具器材係由一夾扣裝置以及一活動軸桿所組成。
- 13.如申請專利範圍第11項所述之方法，其中可於該組模具中注入可凝固之液體，利用凝固後之液體將受應變之基板固定。
- 14.一種利用將基板應力應變以增加積體電路或元件速度的方法，包含以下步驟：
 - (a)提供一第一基板；
 - (b)於該第一基板表面形成複數個孔洞；
 - (c)於該複數個孔洞內填入體積可改

- 變之物質；
- (d)提供一第二基板；
- (e)將該第二基板覆蓋於該第一基板之上，使其緊密貼合；
5. (f)使該物質改變體積；以及
- (g)該第二基板受到因該物質體積改變所產生的應力而產生應變。
- 15.如申請專利範圍第14項所述之方法，其中該第一基板係選自單晶矽、多晶矽、非晶矽、鍺化矽、以及其他第三、四、五族元素之元素或化合物。
- 16.如申請專利範圍第14項所述之方法，其中該第二基板係選自單晶矽、多晶矽、非晶矽、鍺化矽、以及其他第三、四、五族元素之元素或化合物，以提供能承受應變之半導體基板或絕緣體基板。
- 17.如申請專利範圍第14項所述之方法，其中該第二基板係選自絕緣矽基板(SOI)以及絕緣矽鍺基板(SGOI)其中之一。
- 18.如申請專利範圍第14項所述之方法，其中該第二基板於黏合前以及黏合後可施予研磨、蝕刻、以及分裂以改變該複合基板的厚度。
- 19.如申請專利範圍第14項所述之方法，其中該第二基板於黏合前於其上製作電子積體電路元件以及光電元件。
- 20.如申請專利範圍第14項所述之方法，其中該步驟(f)係利用溫度或壓力的改變，而使得該物質改變體積。
35. 21.如申請專利範圍第14項所述之方法，其中該第二基板於產生應變後，將該第二基板表面平坦化，以製做電子積體電路元件以及光電元件。
40. 22.如申請專利範圍第14項所述之方

法，其中該應力係為拉伸應力以及壓縮應力其中之一。

圖式簡單說明：

第一圖為本案對圓形基板施予應力應變之一較佳實施例示意圖；

第二圖為本案對方形基板施予應力應變之一較佳實施例示意圖；

第三圖為本案對複合基板施予應力應變之一較佳實施例示意圖；

第四圖(a)、第四圖(b)、第四圖(c)為本案提供應力之模組的另一較佳實施例示意圖；

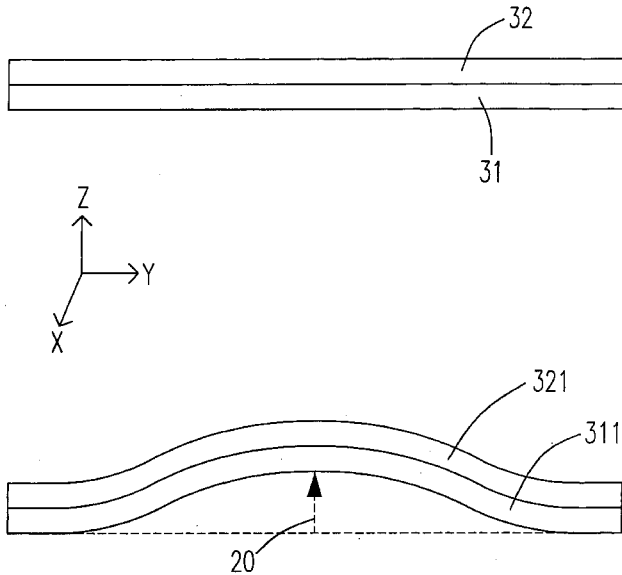
第五圖(a)、第五圖(b)為本案利用

可凝固之液體以對基板實施應力應變之一較佳實施例示意圖；

第六圖(a)、第六圖(b)、第六圖(c)、第六圖(d)為本案利用改變凹槽內物體體積的方法，以對基板實施應力應變之一較佳實施例示意圖；

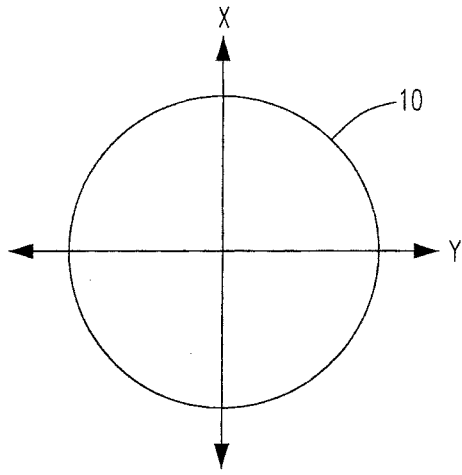
第七圖為利用模擬軟體，分析外加應力對半導體基板產生應變之分析圖；以及

第八圖為比較受應力應變的基板與未受應力應變的基板，其上電晶體的汲極電流對應汲極電壓的關係圖。

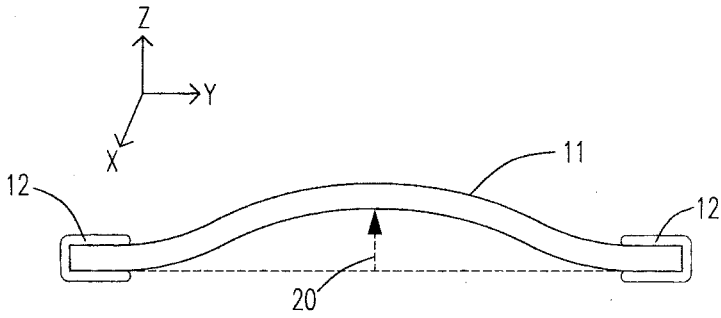
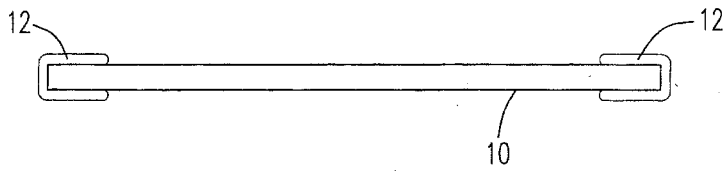


第三圖

(4)



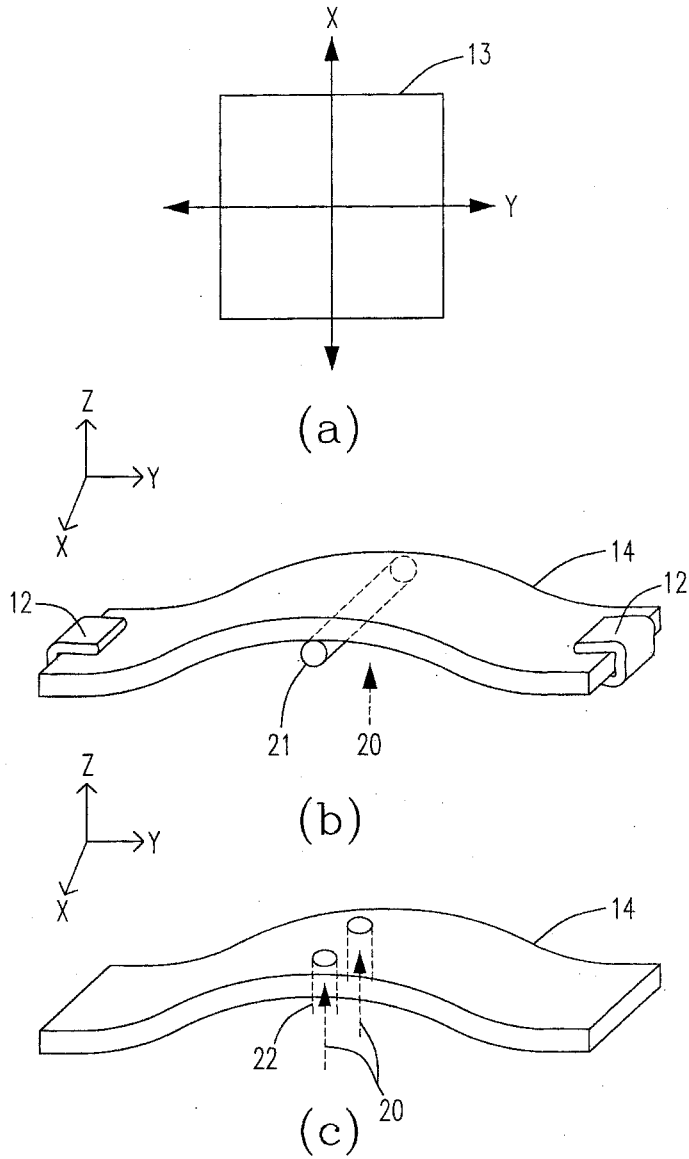
(a)



(b)

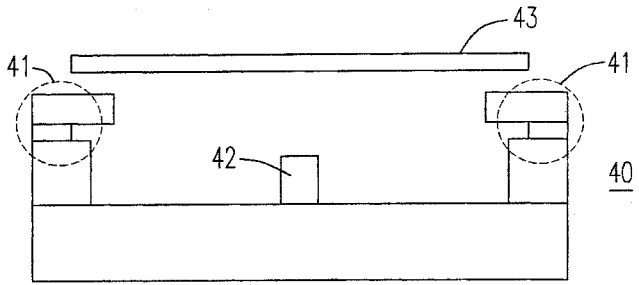
第一圖

(5)

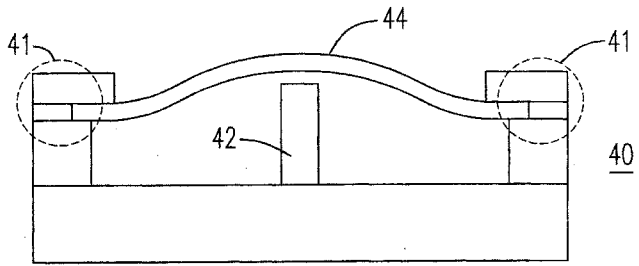


第二圖

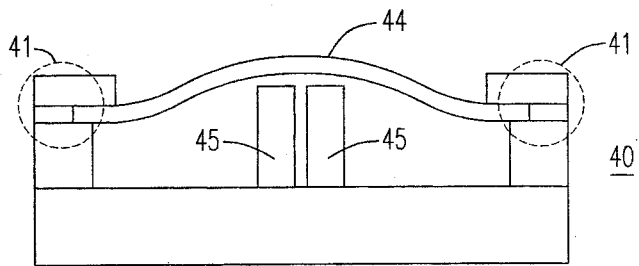
(6)



第四圖(a)

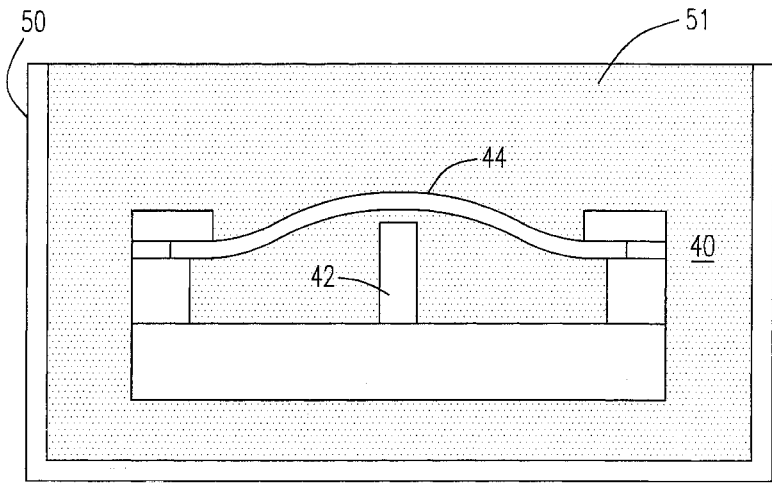


第四圖(b)

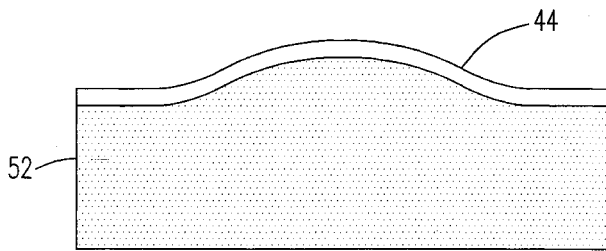


第四圖(c)

(7)

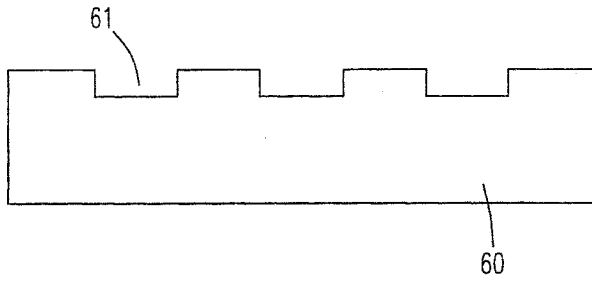


第五圖(a)

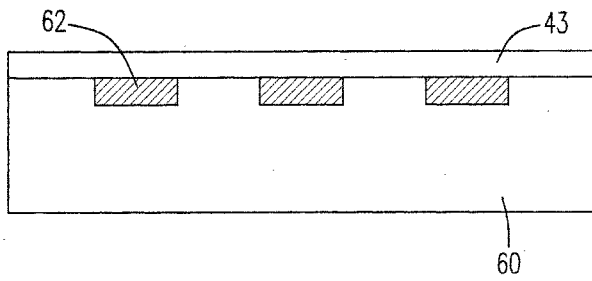


第五圖(b)

(8)

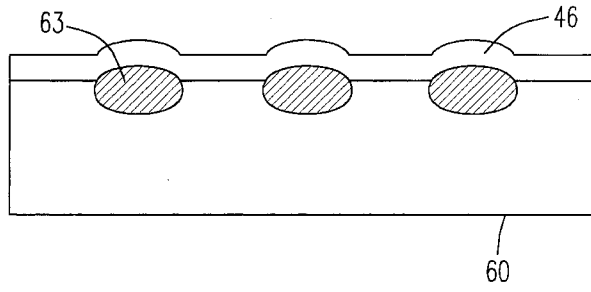


第六圖(a)

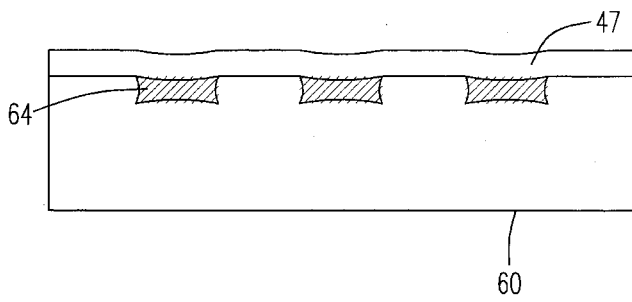


第六圖(b)

(9)

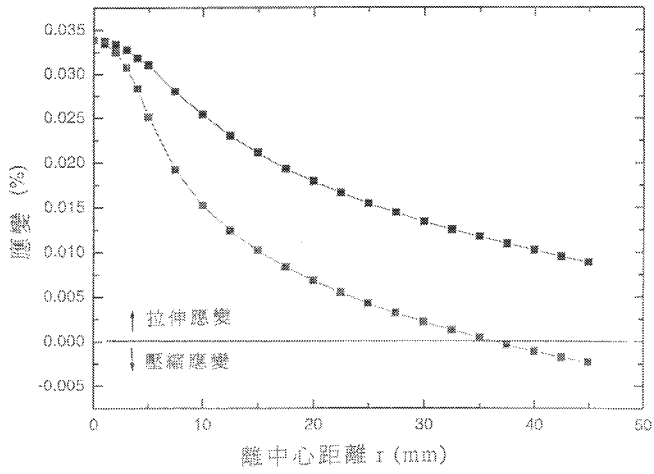
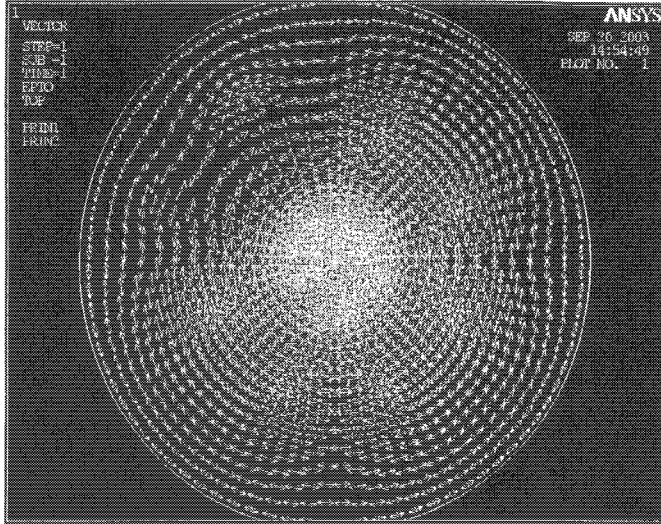


第六圖(c)

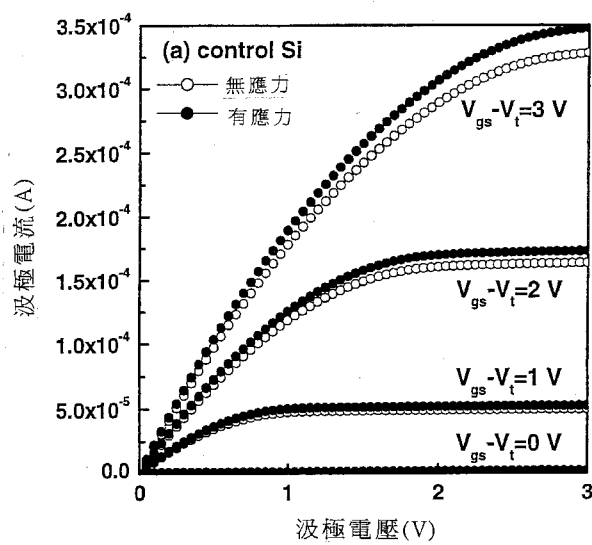


第六圖(d)

(10)



第七圖



第八圖

